





1/2ページ も6171

MicroPatent® PatSearch FullText: Record 1 of 1

Search scope: US EP WO JP; Full patent spec.

Years: 1971-2001

Text: Patent/Publication No.: JP62089336

[no drawing available]

Download This Patent

Family Lookup

Citation Indicators



Go to first matching text

JP62089336

INSPECTING DEVICE FOR SEMICONDUCTOR WAFER HITACHI LTD

Inventor(s):OSHIMA YOSHIMASA ;KOIZUMI MITSUYOSHI ;YAMAUCHI YOSHIHIKO Application No. 60228637 JP60228637 JP, Filed 19851016,

Abstract: PURPOSE: To enable an inspection of a foreign matter and a pattern defect in high sensitivity and at high reliability by a method wherein the foreign matter or the pattern defect is detected at the level that the circuit pattern is not misdetected, the detected result is compared with the inspected result immediately before the detection and the information detected at the same place is decided to be a false information due to patterns.

CONSTITUTION: A wafer 1 is irradiated with an S polarized laser beam 4 and the reflected light is condensed by an object 9 and is detected by a photoelectric converter 7. Moreover, an analyzer 13 for shielding the S polarization component of the reflected light and a slit 8 for limiting the range of detection are inserted in the detecting optical path. The wafer 1 is scanned in X and Y directions respectively by X and Y stages 18 and 21 for being inspected its whole surface, is further adjusted by a motor 23 so that an angle? between the wafer and the X table scanning direction becomes 0 and the positioning in the X and Y direction is executed before starting an inspection in such a way that even though the wafer is replaced, a test pattern and an alignment pattern are displayed on the same coordinates each time. A foreign matter signal processing circuit 34 excludes an actual foreign matter signal 50 as a false information in case even information related to the wafer inspected last exist in the contents of coordinate counters 26x and 27y at the time a foreign matter signal 37 come.

COPYRIGHT: (C)1987,JPO&Japio

Int'l Class: H01L02166: G01N02188 H01L02168

(1)





☐ Include

For further information, please contact:

<u>Technical Support</u> | <u>Billing</u> | <u>Sales</u> | <u>General Information</u>

⑩ 日本国特許庁(JP)

⑪特許出願公開

⑫ 公 開 特 許 公 報 (A)

昭62-89336

⑤Int Cl.⁴

識別記号

庁内整理番号

匈公開 昭和62年(1987) 4月23日

H 01 L 21/66 G 01 N 21/88 H 01 L 21/68 7168-5F 7517-2G 7168-5F

審査請求 未請求 発明の数 1 (全9頁)

❷発明の名称

半導体ウェハ検査装置

创特 願 昭60-228637

御出 頤 昭60(1985)10月16日

の発 明 者 大 島 良 īF.

横浜市戸塚区吉田町292番地 株式会社日立製作所生産技 術研究所内

@発 明 者 7/\ 光 義

株式会社日立製作所生産技 横浜市戸塚区吉田町292番地

術研究所内

明者 個祭 内 Ш

良 彦 横浜市戸塚区吉田町292番地 株式会社日立製作所生産技

術研究所内

包出 顖 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

何代 理 弁理士 小川 外1名

発明の名称

半導体ウェハ検査装置

- 特許請求の範囲
 - ウェハ上の少なくとも2箇所のパターン位 雌を検出する御定手段と、測定結果に基づい て前記ウェハのX。Y。 8方向の位置補正量 を演算する演算回路と、X。Y,&位置補正 機構より成るウェハ位置補正手段を備える半 導体ウェハ検査装置。
 - 前記砌定手段は光学的測定手段でなり、該 光学的測定手段の対物レンスと光質変換器と パターン照明器とを半導体ウェハ検査装置の 本体と共用しているととを特徴とする特許譜 | 水の範囲第1項記載の半導体ウェハ検査装置。
- 発明の詳細な説明

[発明の利用分野]

本発明は、半導体LSIウェハ、特にLSI 製造中間工程でのパターン付ウェハ上の欠陥 (微小異物やパターン欠陥)を高感度、高信頼 腰で検出するのに好適な半導体ウェハ検査装置 に関する。

〔 発明の背景〕

従来のウェハ上の呉物検査装置では、川レー ず光の一次元高速走査と試料の並進低速移動の 組合せや、側試料の高速回転と並進低速移動と の組合せによるら級状定査を用いて、試料金面 の走査・検出を行なっている。又、特開昭 57-80546号公報記載の従来技術では、自己走査型 一次元光電変換案子アレイの電気的走査と試料 低速移動を組合せて上記(1)と同等の走査を実現 している。更に、敷新半導体工場自動化システ ム総合技術集成、第7節評化システムに記載の 従来技術では、試料ウェハの半径位置に自己走 査型一次元光電変換案子アレイを配置し、とれ と試料の回転移動とを組合せて上記(1)と同等の 走査を実現している。

しかし、上記従来技術の方法は、試料上にレ ・ザ光を照射し、その散乱光を検出しているた め、パターンが生成されたウェハでは、異物と

同時にパターンも検出されてしまい、パターン 付ウェハには適用できないという不都合がある。

LS I 製造の中間工程でのパターン付ウェハ上の異物検査作業は、製品歩留り向上、値類性向上の為に不可欠である。との作業の自動化は、特開昭 55-149829 号の他、特開昭 54-101390号、55-94145号、56-30630号等の一連の公開特許公報に示されている様に、偏光を利用した検出方法により実現されている。との原理を第8図~第14 図を用いて説明する。

第8図に示す如く、照明光4をウェハ1製面に対して傾斜角度をで照射したのみでは、パターン2と異物3から同時に散乱光5と散乱光6が発生するので、パターン2と異物3とを弁別して検出することはできない。そこで照明光4として、偏光レーザ光を使用し、異物3のみを検出する工夫を行なっている。

第9 図に示す如く、ウェハ1 上に存在するパ ターン 2 に 5 偏光レーザ光 4 を照射する。(と とでレーザ光 4 の電気ペクトル 10 がウェハ袋面

. 3.

~ P242.1981 に述べられている。これによれば、 との角度が直角より±30⁸以内の範囲のパターン からの反射光のみが、ウェハ上方に設置した対 物レンズに入射するので、この範囲のパターン 反射光 5 は検光子13 により完全には遮光された いが、その強度は 2 ~ 3 μm の異物からの散乱光 と弁別できる程度に小さいので実用上側題とな らない。

ことで、個光レーザ光 4 の傾斜角度 φ は 1 ~ 3 程度に設定している。とれは以下に示す理解では、 5 個光レーザ 4 に対する 2 μm 異物飲乱光の検光 13 通過成分 14 の強度 ν s (第 13 図) と、パターン反射光 5 の検光子通過成分強度 ν ρ (第 14 図) を対物レンズ 9 (倍率 40 × , N·A = 0.65) を用いて削定した。実験結果を第 12 図に示す。とれはレーザ傾斜角度 φ を模軸にとり、異物・パターンの弁別比 ν ρ をブロットしたものである。同図より傾斜角度 φ が 5 以下の場合に ν s は ν ρ と 容易に弁別できるので、安定な異物検出が可能となる。又、設

. 6 .

ととでパターン反射光は、第8図に示す様に、 レーザ光4に対してパターン2の長手方向とな す角度が直角の場合には、反射光5は検光子13 により完全に遮光されるが、との角度が直角と 異なる場合は完全には遮光されない。との考察 は計測自動制御学会論文樂 Vol.17, M22, P252

. 4 .

計的な事柄を考慮すると、 $\phi=1$ ° ~ 5 °m 最適である。

ととで、レーザ光源 15 を左右から 2 個用いているのは、異物性を有する飲乱光を発生する異物に対して安定を検出を可能とする目的からである。

次に、 この検出原理を用いた異物検査方法を 館 16 図~第 18 図で説明する。

第15 図に示す様に、検出範囲を制限する為にスリット 8 を試料結像面に設ける。とれたはりスリット 8 の閉口部の試料上への投影でれるのでは料上への検出されるのでは外上に検出されるのでは、では、大きければ、異物 3 が安定に検出でもる。故が中でのでは、後出ないとでは、異物がよいとでは、ないとでは、ないとでは、ないとでは、第16 図に示すないとでは、第16 図が多くない、段時間の検査時間を要する。逆に開口では、をはは、ないのでは、のでは、ないとでは、ないとでは、ないとをは、ないとない、ないとないとない。

大きくすると、短時間に検査できるが、検出感 度が劣化する結果となる。この様子を第17図。 第18図を用いて説明する。

第17 図ではウェハ表面の平面図(a)と断面図(b)を示す。バターン2 にはバターンの値かを凹みや、レーザ光 4 の照射方向に対して直角以外の角度を有する個所があり、この個所の各々から値かな散乱光 P 成分 14 p か発生する。一方 0.5~2 μm 程度の大きさの小異物 3 a と 2 μm 以上の大異物 5 b からは、上記バターン個所の各々に比べて大きな強度の P 成分 14 d が発生する。

第18 図に開口 8 a が試料上を走査した場合の 光電変換素子 7 の信号出力を示す。同図(a)では P 成分 14 p 及び 14 d の試料上の分布を示す。と の分布上を開口 8 a が走雅すると、同図(b)に示 す出力を得る。との例では小異物 3 a とパター ン 2 のエッジからの出力が同一であるので、破 級で示す関値はとの出力より高い位置に設定せ ざるを得ない。との結果、欠陥信号は大異物の みの検出に限定される。

. 7 .

在する場所によりその形状が微妙に異なっている。従って検査する必要のないテストパォーン 16により欠陥検出感度が制限されている。

〔発明の目的〕

本発明の目的は、テストパターンやアライメントパターン等の遊報を除去し、磁小な異物やパターン欠陥を高感度で検査する半導体ウェハ検査装置を提供することにある。

〔発明の概要〕

第10図に示す様に、ウェハ上にはテストパタ ーン 16 α ヤア ライ メント パターン 16 & が 存在し ている。テストパターン16 4 は回路パターンの でき具合をチェックするためのものであり、ア ライメントパターン 16 & はマスクアライメント 用のパォーンである。とれらは通常の回路パタ ーン17に比べて細くなっていたり、著しく高い パォーン段差を有している。異物と紛らわしい 形状をしているものがあり、上記異物検出限界 はとれらのテストパターンやアライメントパタ ーンにより決定される。とれらは回路パメーン 17外にあり、その機能はLSI本米の機能とは 異なる為厳密な異物検査を行なう必要はないが、 これらが存在するために異物検出性能を劣化さ せた状態で検査せざるを得ない。感度を高くす ると、テストパターンやアライメントパターン が虚報となってしまう。

パターン欠陥検査の場合にも上記の事情は同様である。テストパターン16 c は回路パターン17 に比べ異なる。条件で作られているため、存

. 8 .

メントバターンによる虚報であるとして検査結果から排除することにより、高感度かつ高信頼 度な異物あるいはバターン欠陥の検査が可能と なる。

との為、異物検出の前にウェハの位置を検出し、位置の補正を行う必要がある。そとで、本発明の半導体ウェハ検査装置は、試料ウェハ上の少なくとも2箇所のパターン位置を検出する 測定手段と、測定結果に基づいてX.Y.の方向のウェハの位置補正量を演算する演算回路と、X.Y.の位置補正機構より成るウェハ位置補 正装置とを備える。

〔発明の実施例〕

以下、本発明の一実施例を第1図乃至第1図を移照して説明する。尚、異物を検査する場合について述べるが、バターン欠陥を検査するととも同様にできる。

第1 図は異物検査装置の構成図である。ウェハ1を5 偏光レーザ光 4 により照射し、反射光を対物レンズ9 で集光し、光電変換素子 7 で検

出する。また検出光路中には、反射光の5偏光 成分を遮光する検光子18と、検出範囲を制限す るスリット8を挿入してある。

ウェハ1は、その全面を検査するために、X ステージ 18 及び Y ステージ 21 により失々 X 、 Y 方向に走査する。 X ステージ 18 はモータ 19 にょ り、アステージ21 はモータ22 により収動される。 ととで、ウェハの走査を、第16図に示した如く する為に、×方向には連続送り、×方向には間 欠送りとする。 X ステージ18 は連続送りでかつ 高速移動が要求される為、モータ18には通常直 統モータを使用する。また×方向のステーン座 額を知るためにリニアスケール等のポジション センサ20が必要となる。ドステージ21は間欠送 りで高速移動が要求されない為、モータ22は通 常ステップモータを使用し、Y方向ステージ座 様はステップモータ送り載から知ることができ る。25 はステージ制御回路であり、モータ19 と モータ22を制御して第16凶に示したようなウェ へ走査を行なう。このとき×方向走査とウェハ

. 11 .

検査したウェハでも存在した場合には、検出した異物は 遊報であるとして実異物信号 50 をインヒビット (除外) する。この機能を遂行するには、ウェハが入れ替ってもテストパターンやアライメントパターンが毎回同じ座標に なる必要があり、このため検査開始的にウェハのXY の方向の位置合せを行なう。

パターン方向とが平行になるようにモータ23を 駆動し、ウェハ回転方向を調整する。この場合、 予めアライメントパターン16 4 の位置を検出し、 回転方向の位置すれを後述のように測定する。

26 * . 26 y は 座 模 カ ウ ン タ で あ り 、 各 々 ポ ジ シ * ン セ ン サ 20 の 出 力 と 、 Y 方 向 間 欠 送 り 量 を カ ウ ン ト す る 。

83 は 2 値化回路であり、光電変換宏子 7 の検出信号 35 を 2 値化して、異物信号 37 を発生する。 2 値化は第 2 図に示すように、検出信号 35 を 間値 36 と比較するととにより行なうが、このとき 間値 36 のレベルは、回路パターン検出信号 35 を 2 値化せず、テストパターンあるいはアライメントパターン検出信号 35 のと微小異物検出信号 35 のを 2 値化するレベルに 設定する。

額1図の異物信号処理回路34は、検出した異物が虚報であるか否かを判断し、虚報の場合には実異物信号50を出力しないようにする。虚報の除去は次のように行なう。異物信号37が来たときの座標カウンタ26 **。26 y の内容が、前に

. 12

が特定パターンの例としてガードラインコーナ である場合を第5図、第6図で説明する。まず 点 4 でガードラインコーナ 31 を検出し、TFカ メラ内基準額51とのずれ AX』 AY』を求める。 次にXテーブル18を移動させ、点Bにかけるす れ AXa AYaを求める。移動量はチップサイズ の整数倍である。2個所でのずれ量を求めたら、 移動量Xmと各ずれ量により、ウェハパターンと Χ テーブル走査方向の角度 θ = (ΔΥ _-ΔΥ ,)/= を求め、これが零となるようにモータ23を収動 する。次にAX』、AY』(又はAX』、AY。)が学 となるようにモータ19 , モータ22を収動する。 とれ等の位置補正の演算は、演算回路70で行な う。その後座標カウンタ26 x 及び25 y をゼロク りアしてやれば、ウェハが入れ替っても、テス トパターンヤアライメントパターンを常に同じ **座標として検出するととができる。**

テストパターンやアライメントパターンを虚 報として除去する方法を類 7 図により説明する。 異物メモリ 38 は、前に検査したウェハにおけ

る検出異物(虚報も含む)の単様の値を記憶し てむく。異物信号37が発生したとき、路標カウ ンタ 26 ェ . 26 y の値をラッチ 41 . 42 にストアす る。同時に、異物メモリ38の内容を順次競み出 し、ラッチ39,40に一時ストアする。ラッチ39 とラッチ41の差の絶対値を、演算回路43で算出 し、X方向座標のずれを求める。とのずれ世と 許容値 exとを比較回路 45 で比較し、ずれ量が許 容値《x以下のときに一致信号を出力する。同様 **に演算回路ので、ラッチ40とラッチ42の差の絶** 対値を求め、ド方向監視のずれを求める。比較 回路 46 で Y 方向のずれ量と許容値 6 y と比較し、 ずれ量が許容値。y以下のときに一数信号を出力 する。そして、ANDゲートので比較回路45と 比較回路46の出力の論理積をとり、インパータ 48 で ANDグート47 の出力を反転させる。 異物 メモリ88の中に検出した異物と同じ座標の値が 記憶されていれば、インパータ 48 の出力は "C" となる。ANDグート49 でインパータ 48 出力と 異物信号37の論理様をとると、前に検査したり

. 15.

検査終了後に異物メモリ 38 ともう 1 組の異物メモリとに記憶されている異物応標を各々の異物 について比較することにより、上述方法と同様 な機能にすることができる。

尚、第3図~第6図で税明した光学的位置合せは、必ずしも必要でないが、組合せとしてのウェハ外形基準位置合せは最低限必要である。検査前にウェハ外形港準の位置合せを行ない、第7図に示した許容値 ex.ex を大きくすれば、光学的位置合せと问様の機能を有することができる。

ウェハバターン 欠陥検査の場合にも、 照明系、 検出器及び検出信号処理回路が変更するのみで、 上述効果が得られるととは明白である。

以上のように、前に検査したウェハと同一路 標に存在したものは、テストパターンやアライ メントパターンであるとして異物信号として出 力しないようにすることにより、異物検出物度 を向上させることができる。

(発明の効果)

ェハにも同座様の異物(あるいは虚報)があったときには、それは虚報であるとして実異物信号50は出力されなくなる。

上述の方法は、検査中に異物を検出する毎に判定を行なっているが、検査終了後に一括して判定することもできる。例えば前回検査した異物座標を異物メモリ 88 に記憶し、今回検査した異物座標をよう1 組の異物メモリに記憶する。

. 16 .

本発明によれば、テストパターンやアライメントパターンのように、欠陥(異物あるいはパターン欠陥)に類似した形状のものが存在しても、それらを欠陥と損倹出することなしに、回路パターン内の微小な欠陥のみの検出を高感度かつ安定に行なうことのできる。このため、装置の自動化が容易になる。

尚、本発明はウェハに限定されず、ホトマス クヤレチクル等の他の製品の検査にも適用可能 である。

4. 図面の簡単な説明

第1 図は本発明の一実施例に係る異物検査转置の構成図、 第2 図は検出信号処理説明図、 第3 図はウェハ位置決め装置の一例を示す構成図、 第4 図はウェハの平面図、 第5 図及び第6 図は第4 図に示すウェハの部分拡大図、 第7 図は異物信号処理回路の詳細構成図、 第8 図は反射光と放乱光の説明図、 第10 図は異物からの 散乱光の説明図、 第11 図はレーザ光照射方 去説明図、 第12

43,44 … 演算回路

45,46 … 比較回路

図はパターン・異物弁別性能の実験結果を示す グラフ、 第13 図及び 第14 図は失々 第12 図に示す V s 及 び V p の 説明 図、 第 15 図 は 検査 装置 の 要 部 既 観図、第16図は走査脱明図、第17図(4)及び(4)は 夫々ウェハの部分拡大平面図及び断面図、第18 図回はウェハ上のパターン・異物の一方向の分 布図、第18図(4)は検出信号及び欠陥信号の被形 図、第19図はウェハの詳細平面図である。

1 …ウェハ

2 … パターン

3 … 異物

4 … 照明光

5 … 反射光

6…散乱光

7 … 光電変換案子

8 … スリット

9…対物レンメ

13 … 檢 光子

16 … テストパターン 17 … 回路パターン

18 ··· X ステージ

19 … X 用モータ

20 …ポジションセンサ

21 … Y ステージ

29 … 照明 ランプ

30 …イメージセンサ

83 … 2 値化回路

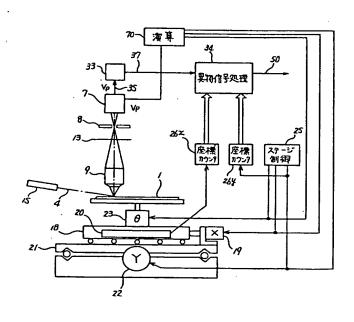
34 … 異物信号処理回路

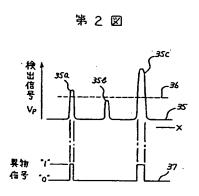
39,42 … ラッチ

. 20 .

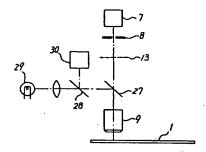
. 19 .

第 / 図

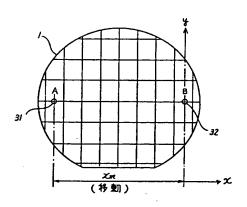




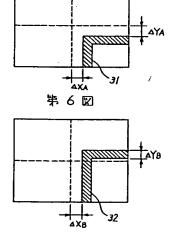
第3図



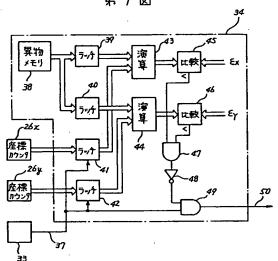
第 4 図

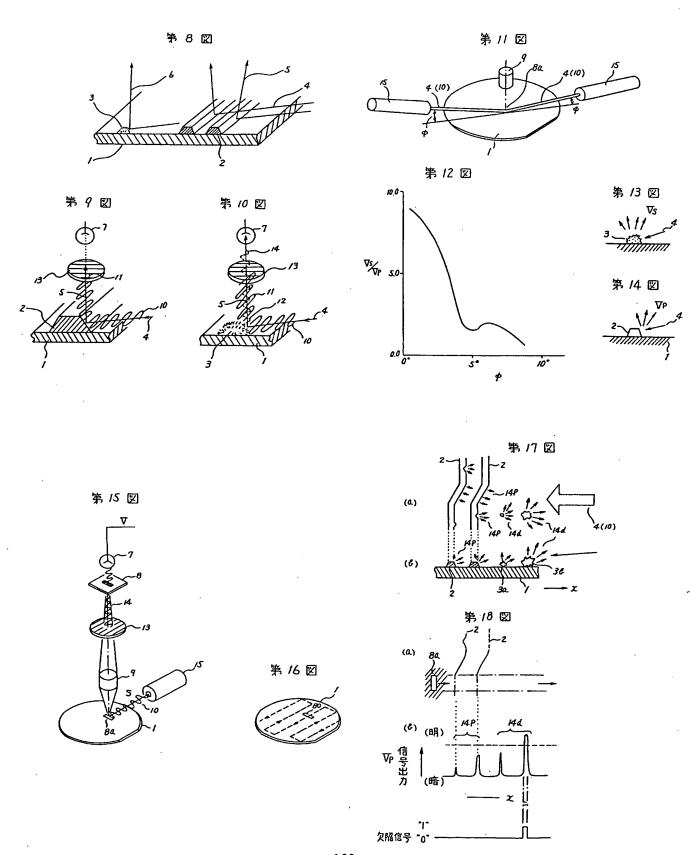






第7四





第19 図

